



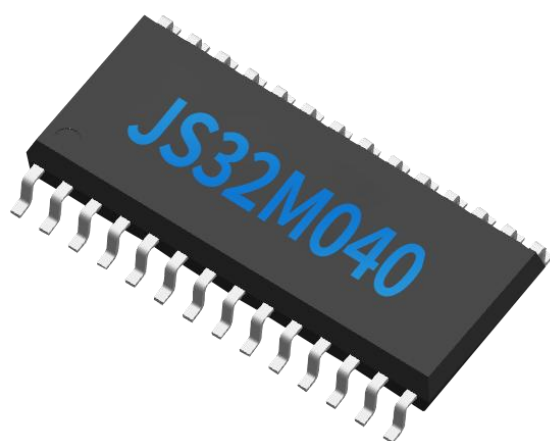
巨晟科技
Jusheng Technology

32 位 M0 微控制器

JS32M040 电机系列

软件设计注意事项

V1.1



珠海巨晟科技股份有限公司

地 址: 广东省珠海市高新区金唐路 1 号港湾 1 号湾 8 栋 4 楼

电 话: 0756-3335384 传 真: 0756-3335384

网 站: www.honor-ic.com 邮 编: 519080



版本历史

变更类型：A - 增加 M - 修订 D - 删除

变更版本号	日期	变更类型	修改人	审核	摘要
V1.0	2022.8.31	M	Yxj	Yh	正式版本
V1.1	2022.12.30	M	Yh	Mcw	增加 LVD 说明

版权声明

1、本资料是为了让用户根据自身需求选择合适的产品而提供的参考资料，相关的知识产权属于珠海巨晟科技股份有限公司或来自第三方的合法授权；提供上述资料不构成对相关知识产权的许可或转让，未经珠海巨晟科技股份有限公司的许可，任何人不得翻印或者复制本资料的全部或部分内容。

2、在使用本资料所记载的信息并对有关产品是否适用做出最终判断前，请您务必将所有信息作为一个整体来评价。对于本资料所记载的信息使用不当而引起的任何损失，珠海巨晟科技股份有限公司概不负责。

3、本资料所记载的产品会持续更新迭代并发布，在购买本资料所记载的产品时，请预先向珠海巨晟科技股份有限公司确认最新信息，并请您通过公司网站、微信公众号等各种方式关注珠海巨晟科技股份有限公司公布的信息，相关更新恕不另行通知。

4、如果您需要进一步了解有关本资料所记载的信息或产品的详情，请与珠海巨晟科技股份有限公司的技术服务部门联系，我们会为您提供全方位的技术支持。

目录

1. 用户配置文件说明	1
1.1. 用户配置文件的配置说明	1
1.2. 用户配置文件的配置说明	2
2. Keil 工程内存空间的配置说明	2
2.1. Scatter File 配置	2
2.2. 【MAIN_CODE_LENGTH】配置	3
3. SWD 的使用说明	3
3.1. SWD 作为通用 IO 的配置	3
3.2. SWD_CLK 引脚电平的使用说明	3
4. LVD 的使用说明	3
4.1. VCC_LVD, VDD_LVD 配成复位功能	3
4.2. VCC_LVD 配成中断功能, VDD_LVD 配成复位功能	4

1. 用户配置文件说明

应用工程编译成功后，在 Project->KEIL-ARM->Eflash_Proj 中生成烧录文件。

同目录有以下几个文件：

app_project.bin: 应用工程最终生成的烧录文件，用于烧录器烧录芯片程序（配置文件内容和主程序都烧录）。

makecode.ini : 用户配置文件。

makecode.exe: 用户配置文件转换工具，应用工程默认每次编译后自动调用此程序，用户注意不要随意更改该配置。

js_link_burn.exe: 用户烧录文件生成工具，应用工程默认每次编译后自动调用此程序，用户注意不要随意更改该配置。

1.1. 用户配置文件的配置说明

用户可通过修改 makecode.ini，配置芯片的相关功能，功能如下表所示

注：所有配置为 16 进制，前面不加 0x，配置内容中 '=' 前后不要加空格等额外符号。

Name	Default	Description
CODE_PROTECT_DIS	1	代码是否需要保护 0: 保护 1: 不保护（默认）
NVR_WRITE_PER	FF	Nvr0~7 使能擦写标识，总共 8bit，从低位到高位分别对应 Nvr0~7，每一 bit 中 0: 禁止擦写 1: 使能擦写（默认）
MAIN_WRITE_PER0	FFFFFFF	用户程序 main 区使能擦写标识，总共 32bit，每一 bit 对应 1k(2 个 sector) 内容，bit0 标示 sector0 和 sector1 的空间，32bit 分别对应 32k 内容，每一 bit 中 0: 禁止擦写 1: 使能擦写（默认）
MAIN_WRITE_PER1	FFFFFFF	用户程序 main 区使能擦写标识，总共 32bit，每一 bit 对应 1k(2 个 sector) 内容，bit0 标示 sector64 和 sector65 的空间，32bit 分别对应 32k 内容，每一 bit 中 0: 禁止擦写 1: 使能擦写（默认）
MAIN_CODE_CHECK_EN	0	用户 main 程序区代码校验是否使能 0: 不使能（默认） 1: 使能；若设置为校验使能且校验不通过，用户程序不能启动
MAIN_CODE_LENGTH	8000	需要进行 CRC 校验的 main 程序区代码大小，代码大小的值为一个 sector(512byte)的倍数。 用户 main 区程序的 4 字节校验放在最大代码长度处。若使能了 main 程序代码校验功能，且用户需要有 data 区保存数据，那么 main 程序区代码大小的值不能超过 code 区的首地址。
SWD_EN	0	SWD 是否使能 0: SWD 失能，需要和 SYS_CON1 的【SWD_EN】同时作用，才能关闭 SWD 接口。 1: SWD 使能
SWD_CLK_PULLUP	1	SWD_CLK 引脚上下拉配置 0: 下拉

	1: 上拉 (默认)
--	------------

1.2. 用户配置文件的功能说明

1.2.1. 关于校验功能

使能用户 main 区代码校验功能，需要配置 makecode.ini 的【MAIN_CODE_CHECK_EN】和【MAIN_CODE_LENGTH】。

若设置【MAIN_CODE_CHECK_EN】=1，则开启 main 区代码校验功能，校验代码区的大小由【MAIN_CODE_LENGTH】决定，校验码存放在校验代码区的最后 4 个字节，使能了 main 程序代码校验功能，且用户需要有 data 区保存数据，那么 main 程序区代码大小的值不能超过 code 区的首地址。注意要正确配置，否则校验不通过，用户程序无法启动。

1.2.2. 关于 nvr 区的使用说明

NVR0~7 区域可以用于保存用户的数据信息。

出于对 NVR 的保护，请不要频繁保存参数。如果需要频繁地保存参数，建议避免重复操作某个 NVR 区域。

2. Keil 工程内存空间的配置说明

JS32M040 系列芯片的内存配置

- Flash 的大小 32KB，RAM 的大小为 8KB
- Flash 的大小 64KB，RAM 的大小为 8KB

用户需要根据实际芯片的内存大小，修改 keil 工程的内存空间配置，才能正确使用芯片。有两处地方需要修改

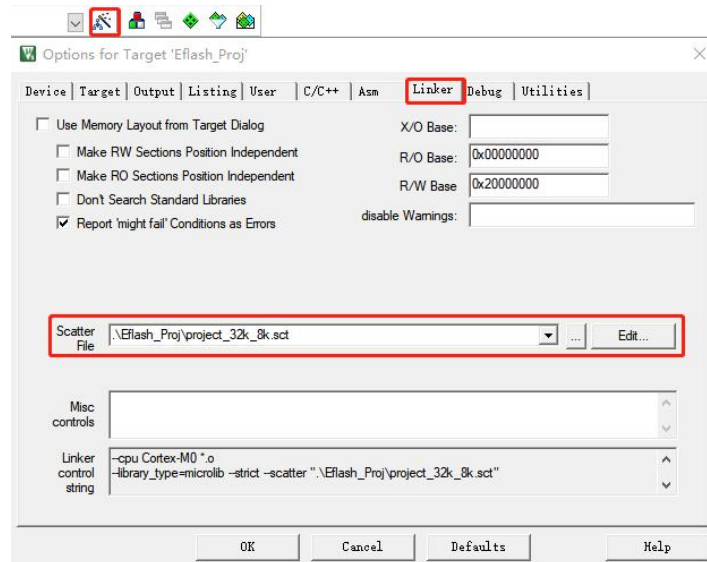
- 不同版本的芯片需要使用不同的 Scatter File 配置。
- 用户配置文件 makecode.ini 的【MAIN_CODE_LENGTH】配置。

2.1. Scatter File 配置

在 Project->KEIL-ARM->Eflash_Proj 目录下，原厂提供两个配置文件 project_32k_8k.sct 和 project_64k_8k.sct，两个版本的.sct 文件对应关系如下：

- **project_32k_8k.sct**: Flash 的大小 32KB，RAM 的大小为 8KB
- **project_64k_8k.sct**: Flash 的大小 64KB，RAM 的大小为 8KB

用户根据实际芯片的大小，在 Options for Target -> Linker->Scatter File 中加载对应的.sct 配置，如下图所示。



2.2. 【MAIN_CODE_LENGTH】配置

根据用户配置文件的配置说明，正确配置 makecode.ini 【MAIN_CODE_LENGTH】。

- MAIN_CODE_LENGTH=8000 : Flash 的大小 32KB
- MAIN_CODE_LENGTH=10000 : Flash 的大小 64KB

3. SWD 的使用说明

3.1. SWD 作为通用 IO 的配置

SWD 的 IO 口默认是特殊功能，要使得 SWD_CLK 和 SWD_DATA 两个 IO 作为通用 IO，需要关闭 SWD，具体做法如下，

- 配置 makecode.ini 的【SWD_EN】，即 SWD_EN=0（默认配置）。
- 用户程序中配置寄存器 SYS_CON1 的 SWD_EN 为 0。

为了方便可以在 SWD 失能前，使用 SWD 接口烧录/升级程序。建议在 SWD 失能前，**延时 150ms 以上**。一旦 SWD 失能，需要进入超级模式，才能恢复 SWD 接口的默认功能。

3.2. SWD_CLK 引脚电平的使用说明

用户可通过配置 makecode.ini 的【SWD_CLK_PULLUP】决定 SWD_CLK 引脚开机后是否有上下拉功能。

SWD_CLK, SWD_DAT, PA13 三个引脚需要在芯片开机时满足特殊电平才能保证芯片正常开机。为了方便用户设计硬件电路，若 SWD_CLK 配置是上拉/下拉功能，开机时 SWD_CLK 电平要保证一直是高/低电平（SWD_CLK 配置上拉，开机时此引脚电平要为高；SWD_CLK 配置下拉，开机时此引脚电平要为低），这样，芯片便会正常开机。其次引脚不能接开机时影响电平的外设，例如：ADC，LED 等。

4. LVD 的使用说明

芯片开机 VCC_LVD 和 VDD_LVD 默认是复位功能，VCC_LVD 默认 1.8V，VDD_LVD 默认 1.25V。

芯片内部 5V 供电为例：要把 VCC_LVD 监测电压调高到 3.6V（可按实际测试情况调整）。

example 中有 LVD 配成中断和复位功能 Demo 程序。

4.1. VCC_LVD, VDD_LVD 配成复位功能

芯片内部 5V 供电为例：把 VCC_LVD 监测电压调高到 3.6V，VCC_LVD, VDD_LVD 配成复位功能。

4.2. VCC_LVD 配成中断功能，VDD_LVD 配成复位功能

芯片内部 5V 供电为例：若做掉电记忆，为了更快响应掉电，需要在 LVD 中断中保存数据，把 VCC_LVD 监测电压调高到 3.6V。VCC_LVD 配成中断功能，VDD_LVD 配成复位功能，在 LVD 中断中保存数据。

配成中断功能，一定要有中断处理函数。

5. OPAM 的使用说明

OPAM 模块初始化需要添加校准。这里需注意的是，校准的运放模块负极端电压推荐 $\leq 0.5V$ ，可接地。如果电压过高，影响校准精度，建议软件配置更换运放负极端，正极端不变，之后再配回使用的负极端即可。